



NEWS RELEASE

2014年10月2日

## シリコンラボ、業界最小クラスの家庭用電子機器向け PCI Express クロック IC の 新製品「Si50122」を発表

PCI Express 準拠システムの設計サイズ、コスト、複雑性を削減する CMEMS<sup>®</sup>技術を採用した、MEMS  
ベースの新クロック・ジェネレータ

卓越したアナログ設計技術で、高性能ミックスシグナル IC を設計・販売するシリコン・ラボラトリーズ社(本社: 米テキサス州オースチン、Nasdaq: SLAB、以下:シリコンラボ)は、信頼性、基板面積、部品点数、消費電力の設計要素が極めて重要な家庭用及び組み込みアプリケーション向けに、PCI Express (PCIe)に準拠した業界最小クラスのクロック・ジェネレータの新製品「Si50122」を発表しました。Si50122 は、PCIe Gen 1/2/3 規格仕様に合わせて設計されており、シリコンラボの低消費電力 PCIe 及び CMEMS<sup>®</sup>技術を使用することで、デジタル・ビデオ及びスチル・カメラ、IP セットトップボックス、HD ストリーミング・ビデオ・プレーヤー、HD デジタル・テレビ、ホーム・エンターテインメント及びオーディオ・システム、多機能プリンタ、家庭用及び中小企業向けストレージ、家庭用ゲートウェイ及び無線アクセス機器などのアプリケーションに対応する、エネルギー効率の良い無水晶タイミング・ソリューションを提供します。

2mm x 2.5mm、10ピン TDFN パッケージで提供される Si50122 PCIe クロック・ジェネレータは現在サンプル及び量産中で、1 万個時の単価は 0.77 米ドルから。PCIe アプリケーションの開発期間を短縮するため、Si50122-Ax-EVB 評価基板を 125 米ドル(希望小売価格)で提供しています。Si50122 PCIe クロック・ジェネレータの製品詳細や、サンプル及び評価基板のご注文については、[www.silabs.com/pci-express-clocks](http://www.silabs.com/pci-express-clocks) をご参照ください。

Si50122 は、シリコンラボが特許を取得している CMEMS 技術を搭載した、初のクロック・ジェネレータです。搭載された CMEMS 共振器がデバイスの CMOS クロック回路に安定した周波数リファレンスを提供するため、ディスクリートの水晶発振器が不要です。CMEMS 技術を使用することで、Si50122 は、極端な温度変動を繰り返すような厳しい条件においても、優れた耐衝撃性及び耐振動性、高い信頼性及び保証された性能を発揮します。家庭用の携帯電子機器製品は衝撃や落下の可能性が高いため、水晶ベースのソリューションの代わりに堅牢な CMEMS PCIe クロック・ジェネレータを使用することで、水晶共振器の故障によるシステム不良を解消できます。

2mm x 2.5mm、10ピン TDFN パッケージで提供される Si50122 は、現在市販されている業界最小クラスの PCIe クロック・ジェネレータであるとともに、業界で最も消費電力が小さい無水晶 PCIe クロック・ソリューションです。業界トップクラスの省面積と超低消費電力を併せ持つ Si50122 は、面積制約のある携帯型バッテリー駆動の PCIe 接続規格対応の家庭用及び組み込みアプリケーションにとって最適です。

システム・コスト、消費電力、部品点数を削減し、基板設計をシンプルにするため、Si50122 は、HCSL 出力に外付けの終端抵抗が不要な、低消費電力の「プッシュプル」HCSL 出力バッファを採用しました。従来の出力バッファ・ア

一キテクチャを使用する競合デバイスでは、1 出力当たり最大 4 つの終端抵抗に加え、電流源抵抗が必要になるため、2 出力デバイスの場合、設計者は最大 9 つの外付け抵抗を管理する必要があります。プッシュプル技術を使用すると、多くの外付け部品が不要になり、設計者は出力ピンからレシーバへの連続的な伝送線路を成可できるほか、シグナル・インテグリティが向上します。出力バッファにプッシュプル技術を採用した場合、シリコンラボ以外のほぼすべての PCIe クロック・メーカで使用されている従来の定電流技術と比べ、消費電力が 60%以上削減されます。

Si50122 は、低消費電力 100MHz 差動 HCSL 出力を 2 つと、25MHz LVCMOS クロック出力を 1 つ備えています。無水晶ソリューションのため、外付けの 25MHz 周波数源は必要ありません。シリコンラボのすべての [PCIe タイミング IC ポートフォリオ](#)と同様に、Si50122 は PCIe Gen 1/2/3 規格を上回るジッタ要件を満たしており、電磁干渉(EMI)を削減するため、オプションでスペクトル拡散変調をサポートしています。

シリコンラボでタイミング製品担当マーケティング・ディレクタを務める James Wilson は次のようにコメントしています。「消費電力と面積に制約のある最近の家庭用及び組み込み製品に PCIe 規格が続々と採用されている中で、電力消費、部品(BOM)点数、基板面積を最小限に抑える次世代の PCIe クロック発振ソリューションが求められています。シリコンラボの新しい CMEMS ベースの無水晶 Si50122 PCIe クロックは、急速に拡大する PCIe 市場向けに究極の集積度、エネルギー効率、信頼性、シンプル設計を実現します。」

#### シリコン・ラボラトリーズ社について

シリコン・ラボラトリーズ社(NASDAQ: SLAB 本社、米テキサス州オースチン、[www.silabs.com](http://www.silabs.com))は、IoT(モノのインターネット)、インターネット基盤、工業制御、民生及び自動車市場向けにシリコン、ソフトウェア、及びシステム・ソリューションを提供する業界大手メーカとして、エレクトロニクス産業の難題を解決し、性能、省エネルギー、コネクティビティ、設計の簡素化の面で大きなメリットをお客様に提供します。ソフトウェア及びミックストシグナル設計の分野で無類の技術力を誇る世界クラスのエンジニアリング部門を擁し、初期構想から最終製品までのプロセスを改善するために必要なツールを開発者に提供します。会社概要・事業内容の詳細は [www.silabs.com](http://www.silabs.com) をご覧ください。

#### ご注意

このプレスリリースには、シリコン・ラボラトリーズ社の現時点における期待に基づく予測が含まれていることがあります。このような発言にはリスクと不確実性が伴います。様々な重要な要素が原因となって、予測とは異なる結果になることもあります。シリコン・ラボラトリーズ社では、投資家の方々に社の将来性をお伝えすることが重要と考えますが、正確な予測や管理が不可能な事態が今後発生するかもしれません。シリコン・ラボラトリーズ社の財務成績に影響を与え、実績が将来的記述と著しく異なる場合の要因の詳細については、シリコン・ラボラトリーズ社が米国証券取引委員会(SEC)へ最近提出した書類をご覧ください。

Silicon Laboratories, Silicon Labs, S ロゴ, Silicon Laboratories ロゴ, Silicon Labs ロゴは、Silicon Laboratories Inc.の商標です。その他の登録商標・商標は、それぞれの所有者にその権利が帰属します。その他の登録商標・商標は、それぞれの所有者にその権利が帰属します。

シリコンラボ、業界最小クラスの家庭用電子機器向け PCI Express クロック IC の新製品「Si50122」を発表

報道関係者お問合せ先

シリコン・ラボラトリーズ社 Dale Weisman (グローバル広報マネージャ)

TEL: (米国)1-512-532-5871 E メール: [dale.weisman@silabs.com](mailto:dale.weisman@silabs.com)

公式 Twitter アカウント <http://twitter.com/silabs> 公式 Facebook アカウント <http://facebook.com/siliconlabs>

シリコンラボ製品紹介サイト [www.silabs.com/parametric-search](http://www.silabs.com/parametric-search).

ミアキス・アソシエイツ 河西 E メール: [kasai@miacis.com](mailto:kasai@miacis.com)

記事ご掲載時のお問合せ先

シリコン・ラボラトリーズ Y.K. TEL: 03-5460-2411(代表) [www.silabs.com](http://www.silabs.com)